

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-185201

(43)Date of publication of application : 28.06.2002

(51)Int.Cl.

H01P 1/04

H01L 23/12

H05K 1/02

H05K 1/11

(21)Application number : 2000-374396

(71)Applicant : KYOCERA CORP

(22)Date of filing : 08.12.2000

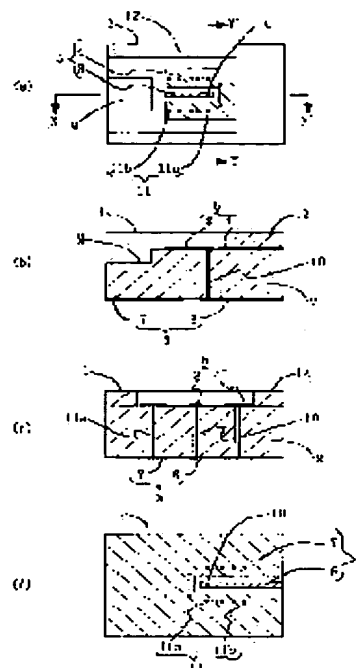
(72)Inventor : MORIOKA SHIGEO

(54) WIRING BOARD FOR HIGH FREQUENCY

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a wiring board for high frequency which can make high-frequency impedance matching and can further reduce the reflection loss of high-frequency signals by eliminating mismatching at a high frequency.

SOLUTION: On the upper and lower surfaces of a dielectric substrate 2, pluralities of input-output section grounding through conductors 11a are respectively provided in areas surround by circles having radii of 0.8λ and drawn with centers at a through conductor 10 and rectangles having shorter sides of 3λ in length, in the direction perpendicular to both coplanar lines 5 and 8 and longer sides of 4λ in length in the direction parallel to the lines 5 and 8 and drawn with centers at the through conductor 10. In addition, pluralities of transmission section grounding through conductors 11b which are electrically connected to grounding conductors 4 and 7 are arranged on both sides of the line conductors 3 and 6 of the first and/or second coplanar lines 5 and/or 8 at intervals of $\leq 1/4$ wavelength of the high-frequency signals on the outside of the areas.



LEGAL STATUS

[Date of request for examination] 16.06.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-185201

(P2002-185201A)

(43)公開日 平成14年6月28日(2002.6.28)

(51)Int.Cl. ⁷	識別記号	F I	テームコード(参考)
H 0 1 P	1/04	H 0 1 P 1/04	5 E 3 1 7
H 0 1 L	23/12	H 0 5 K 1/02	N 5 E 3 3 8
H 0 5 K	1/02		J 5 J 0 1 1
		1/11	H
	1/11	H 0 1 L 23/12	Q
審査請求 未請求 請求項の数 2 O L (全 8 頁) 最終頁に続く			

(21)出願番号 特願2000-374396(P2000-374396)

(22)出願日 平成12年12月8日(2000.12.8)

(71)出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田島羽殿町6番地

(72)発明者 森岡 滋生

滋賀県蒲生郡蒲生町川合10番地の1 京セラ株式会社

滋賀工場蒲生ブロック内

Fターム(参考) 5E317 AA24 BB01 BB11 GG11

5E338 AA02 AA03 BB13 BB16 BB23

CC02 CC05 CC06 CD14 CD23

CD24 EE11

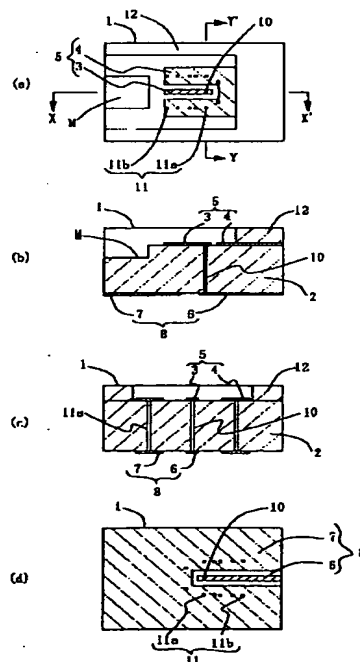
5J011 DA12

(54)【発明の名称】 高周波用配線基板

(57)【要約】

【課題】高精度のインピーダンス整合を行うことができ、高周波的な不整合を解消し、高周波信号の反射損失をなおいっそう低減すること。

【解決手段】誘電体基板2の上面および下面において、貫通導体10を中心とした半径0.8Aの円と貫通導体10を中心として両コプレーナ線路5、8に直交する方向の短辺が3Aで両コプレーナ線路5、8方向の長辺が4Aの長方形とで囲まれる領域内に、複数の入出力部接地貫通導体11aを設ける。また、この領域外で第1のコプレーナ線路5および/または第2のコプレーナ線路8に沿ってその線路導体3、6の両側に、接地導体4、7に電氣的に接続された複数の伝送部接地貫通導体11bを高周波信号の波長の4分の1以下の間隔で配設する。



【特許請求の範囲】

【請求項1】複数の誘電体層を積層させて成る誘電体基板の上面に形成された高周波信号を伝送するための第1のコプレーナ線路と、前記誘電体基板の下面に前記第1のコプレーナ線路と平行に形成された第2のコプレーナ線路とを線路導体の先端同士を対向させて配置するとともに、これら線路導体の先端同士を貫通導体で電氣的に接続し、かつ該貫通導体から前記両コプレーナ線路に直交する方向の両側で距離Aの位置において両コプレーナ線路の接地導体同士を接地貫通導体で電氣的に接続して成る高周波入出力部を具備して成り、前記上面および前記下面において、前記貫通導体を中心とした半径0.8Aの円と前記貫通導体を中心として前記両コプレーナ線路に直交する方向の短辺が3Aで前記両コプレーナ線路方向の長辺が4Aの長方形とで囲まれる領域内に、複数の入出力部接地貫通導体が設けられていることを特徴とする高周波用配線基板。

【請求項2】前記領域外で前記第1のコプレーナ線路および/または第2のコプレーナ線路に沿ってその前記線路導体の両側に、前記接地導体に電氣的に接続された複数の伝送部接地貫通導体が高周波信号の波長の4分の1以下の間隔で配設されていることを特徴とする請求項1記載の高周波用配線基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は高周波帯域での電氣的特性を向上させた高周波入出力部を具備する高周波用配線基板に関するものである。

【0002】

【従来の技術】従来、高周波回路用基板、高周波用半導体素子収納用パッケージおよび高周波用半導体素子搭載用チップキャリア等に用いられる高周波用配線基板においては、その上面に搭載される高周波用半導体素子等の高周波用部品とその高周波用配線基板が実装される外部電氣回路基板の高周波用回路とを電氣的に接続するために、高周波信号を伝送するための高周波用伝送線路を上面と下面とに形成して、それらを貫通導体で電氣的に接続して成る高周波入出力部が形成される。そして、その高周波用配線基板を外部電氣回路基板に搭載するとともに、下面の高周波用伝送線路を外部電氣回路基板の接続用線路導体に電氣的に接続することにより、高周波用配線基板が実装されて使用されることとなる。

【0003】そのような従来の高周波用配線基板を高周波用半導体装置を実装するパッケージに適用した例として、例えば特許第2605502号公報に記載されたパッケージがある。このパッケージは、パッケージ基板と、このパッケージ基板に装着されたパッケージ側壁と、パッケージ側壁により囲まれて形成されたキャビティを封止するフタと、キャビティ内に設けられた半導体集積回路チップを実装するダイボンディング領域と、キ

ャビティ内に設けられた誘電体基板の表面上にメタライズ金属層からなる内部高周波伝送線路を有し、パッケージ基板の底面部にメタライズ金属層により形成したリード端子をなす外部コプレーナ線路と、内部高周波伝送線路と外部コプレーナ線路を電氣的に接続する金属からなるバイアホールとから構成されたパッケージにおいて、キャビティ内に形成される内部高周波伝送線路を、コプレーナ線路で構成し、内部高周波伝送線路と外部コプレーナ線路のそれぞれの接地金属間を金属からなる複数のバイアホールにより接続したことを特徴とする。

【0004】これによれば、内部高周波伝送線路をコプレーナ線路として構成したので、その信号線と接地金属との間隔を適切に選択することにより、信号線の線路幅をICチップ上のマイクロストリップ線路の線路幅と適合させることが可能となり、損失を低く抑え、反射損失も低下させることができるというものである。

【0005】また、外部コプレーナ線路と内部高周波伝送線路を複数のバイアホールや同軸構造のバイアホールにより接続した場合には、高周波的な不整合も少なく、かつアイソレーションを高めることが可能であるというものである。

【0006】なお、このように高周波用伝送線路としてコプレーナ線路が用いられるのは、高周波用配線基板に高周波用部品が搭載される側（上面）の信号線路のパターン幅と下面の外部電氣回路基板に実装される側（下面）の信号線路のパターン幅との不連続性を補償したり、信号線間のアイソレーションを向上させる目的からは、マイクロストリップ線路に比べてコプレーナ線路同士の接続が好ましいことによるものである。

【0007】

【発明が解決しようとする課題】しかしながら、上記特許第2605502号公報に記載されたパッケージに適用された高周波用配線基板では、外部コプレーナ線路と内部高周波伝送線路を複数のバイアホール（貫通導体）で接続するに際し、それらのバイアホールで同軸構造を形成しているが、これらのバイアホールは貫通して外部接地導体と内部接地導体とを接続しているため、インピーダンス整合を行う場合、表層では外部コプレーナ線路の線路導体と接地導体若しくは内部コプレーナ線路と接地導体とのギャップで行い、誘電体基板内ではバイアホールにより同軸構造を形成するため、インピーダンスの整合が實際上非常に困難であった。

【0008】よって、誘電体基板内でインピーダンス整合のずれが生じ、インピーダンスの異なった伝送線路同士を接続する部分で伝送される高周波信号の反射が生じ、反射損失が増大するという問題点があった。

【0009】従って、本発明は上記従来技術の問題点を鑑みて完成されたものであり、その目的は、貫通導体の周囲の接地貫通導体等の配置をより同軸構造に近づけるとともに、高周波信号の伝送特性の高い配置として、高

周波信号の反射損失を抑制した高周波入出力部を具備した高周波用配線基板を提供することにある。

【0010】

【課題を解決するための手段】本発明の高周波用配線基板は、複数の誘電体層を積層させて成る誘電体基板の上面に形成された高周波信号を伝送するための第1のコプレーナ線路と、前記誘電体基板の下面に前記第1のコプレーナ線路と平行に形成された第2のコプレーナ線路とを線路導体の先端同士を対向させて配置するとともに、これら線路導体の先端同士を貫通導体で電氣的に接続し、かつ該貫通導体から前記両コプレーナ線路に直交する方向の両側で距離Aの位置において両コプレーナ線路の接地導体同士を接地貫通導体で電氣的に接続して成る高周波入出力部を具備して成り、前記上面および前記下面において、前記貫通導体を中心とした半径0.8Aの円と前記貫通導体を中心として前記両コプレーナ線路に直交する方向の短辺が3Aで前記両コプレーナ線路方向の長辺が4Aの長方形とで囲まれる領域内に、複数の入出力部接地貫通導体が設けられていることを特徴とする。

【0011】本発明の高周波用配線基板によれば、上記構成により、入出力部接地貫通導体を貫通導体の周りにより近接して設けて配置したことで、貫通導体を同軸構造により近い疑似同軸構造とするとともに、貫通導体に対する入出力部接地貫通導体の配置を所定の領域内とすることで、高精度のインピーダンス整合を行うことができる。従って、高周波的不整合を解消し、高周波信号の反射損失を低減することが可能となる。

【0012】本発明において、好ましくは、前記領域外で前記第1のコプレーナ線路および/または第2のコプレーナ線路に沿ってその前記線路導体の両側に、前記接地導体に電氣的に接続された複数の伝送部接地貫通導体が高周波信号の波長の4分の1以下の間隔で配設されていることを特徴とする。

【0013】上記構成により、コプレーナ線路の接地導体が良好な接地状態となり、伝送損失の小さい良好な伝送線路を形成できる。

【0014】

【発明の実施の形態】以下、本発明の高周波用配線基板を図面に基づいて説明する。図1は本発明の高周波用配線基板の実施の形態の一例を示すものであり、それぞれ(a)は上面図、(b)は(a)のX-X'線断面図、(c)は(a)のY-Y'線断面図、(d)は下面図である。いずれも高周波入出力部の近傍を示している。

【0015】これらの図において、1は高周波用配線基板である。2は複数の誘電体層を積層させて成る誘電体基板、3は誘電体基板2の上面に形成された高周波信号を伝送するための第1の線路導体、4は第1の線路導体3の両側に配設された第1の接地導体であり、これら線路導体3と接地導体4とで第1のコプレーナ線路5が構

成されている。6は誘電体基板2の下面にその先端が第1の線路導体3と対向するようにして第1の線路導体3と平行に形成された第2の線路導体、7は第2の線路導体6の両側に配設された第2の接地導体であり、これら線路導体6と接地導体7とで第2のコプレーナ線路8が構成されている。

【0016】また、10は第1のコプレーナ線路5の線路導体3の先端と第2のコプレーナ線路8の線路導体6の先端とを電氣的に接続する貫通導体である。

【0017】このようにして、誘電体基板2の上面に形成された第1のコプレーナ線路5と、誘電体基板2の下面に形成された第2のコプレーナ線路8とを、誘電体基板2の上下面に対向配置するとともに、両コプレーナ線路5、8の線路導体3、6の先端同士を貫通導体10で電氣的に接続し、高周波用配線基板1の高周波入出力部を構成している。このような高周波入出力部では、第2のコプレーナ線路8の線路導体6は外部電気回路基板との接続用の実装電極も兼ねるものとなっている。

【0018】そして、11aは入出力部接地貫通導体であり、両コプレーナ線路5、8の第1の接地導体4、第2の接地導体7を電氣的に接続するものである。そして、貫通導体10を中心とした半径0.8Aの円と、貫通導体10を中心として第1および第2のコプレーナ線路5、8に直交する方向の短辺が3Aで第1および第2のコプレーナ線路5、8方向の長辺が4Aの長方形とで囲まれる領域内に、複数の入出力部接地貫通導体11aが配置されており、貫通導体10を中心とした疑似同軸構造を成している。

【0019】なお、この例では、誘電体基板2の上面に形成された第1の接地導体4および下面に形成された第2の接地導体7はそれぞれの線路導体3、6の先端を囲むように延設しており、これにより、より良好な接地状態を得ることができるものとしている。

【0020】また、12は誘電体基板2の上面に接合された枠体であり、Mは誘電体基板2の上面に形成された半導体素子等の電子部品の搭載部である。このように搭載部Mおよび枠体12を備えることにより、この高周波用配線基板1を高周波用電子部品を収容する電子部品収納用パッケージとして使用することができる。

【0021】このような本発明の高周波用配線基板1によれば、図3に本発明の要部の拡大上面図を示すように、誘電体基板2の上面および下面において、貫通導体10を中心とした半径0.8Aの円と貫通導体10を中心として両コプレーナ線路5、8に直交する方向の短辺が3Aで両コプレーナ線路方向の長辺が4Aの長方形とで囲まれる領域内に、複数の入出力部接地貫通導体11aを設けたことにより、その高周波入出力部において、第1および第2のコプレーナ線路5、8の貫通導体10を、入出力部接地貫通導体11aにより、より同軸構造に近い疑似同軸構造としての電氣的特性を有するものと

することができる。その結果、高周波的な不整合を少なくして反射損失を低減することができ、また、線路導体3、6と貫通導体10との接続部におけるグラウンドの位相を等しくしてそのずれをなくすることができ、高周波信号の反射の発生を抑制して反射損失を抑えることができる。

【0022】上記の距離Aは、具体的には0.2～5mm程度がよく、0.2mm未満では、貫通導体10と入出力部接地貫通導体11aとの電磁結合による容量成分と誘導成分（自己誘導成分）のうち、容量成分が増加する。すると、インピーダンス整合に適する容量成分と誘導成分の整合が損なわれて共振点が現れる傾向にある。5mmを超えると、容量成分が減少し、相対的に誘導成分が大きくなるため、同様に共振点が現れる傾向にある。

【0023】ここで、入出力部接地貫通導体11aが、上記領域外にある場合、貫通導体10と入出力部接地貫通導体11aとの間隔が大きくなりすぎるため、貫通導体10を入出力部接地貫通導体11aにより擬似同軸構造とできず、所望のインピーダンスを得ることが困難となる。

【0024】入出力部接地貫通導体11a同士のピッチは、距離Aと同様に0.2～5mm程度がよい。

【0025】また、入出力部接地貫通導体11aと貫通導体10とを結ぶ線について、隣接する線のなす角度は10～80°がよく、10°未満では、貫通導体10同士が近づきすぎるため、誘電体基板の製法上誘電体基板にクラックが発生し易くなる。80°を超えると、高周波信号が貫通導体10を伝搬する際、入出力部貫通導体11a間から電磁波が漏れてしまい伝送損失が大きくなる傾向にある。

【0026】さらに上記角度について、より好ましくは、第1のコプレーナ線路5に直交する方向の両側で距離Aの位置にある入出力部接地貫通導体11aに対する、伝送方向の延長側（第1の線路導体3の先端の伝送方向延長側）と伝送方向に戻る側（第1の線路導体3の先端から伝送方向に戻る側）で隣接する入出力部接地貫通導体11aの角度は、それぞれ10～40°がよい。

【0027】また、第1のコプレーナ線路5に直交する方向の両側で距離Aの位置にある入出力部接地貫通導体11aに対して、伝送方向の延長側にある入出力部接地貫通導体11aは、貫通導体10を中心とした半径0.8A～1.5Aの円で囲まれる範囲内にあることが好ましい。このように配置することで、より同軸構造に近似したものとなる。半径0.8A未満の領域内にあると、貫通導体10と入出力部接地貫通導体11aとの電磁結合による容量成分と誘導成分（自己誘導成分）のうち、容量成分が増加する。すると、インピーダンス整合に適する容量成分と誘導成分の整合が損なわれて共振点が現れる傾向にある。1.5Aを超えると、容量成分が減少

し、相対的に誘導成分が大きくなるため、同様に共振点が現れる傾向にある。

【0028】第1のコプレーナ線路5に直交する方向の両側で距離Aの位置にある入出力部接地貫通導体11aに対して、伝送方向に戻る側にある入出力部接地貫通導体11aは、伝送部接地貫通導体11bの配列線上にほぼ存在することが好ましい。これにより、インピーダンスの異なった伝送線路同士を接続する部分で伝送される高周波信号の反射を有効に抑制し、反射損失の発生を防止できるという効果が得られる。

【0029】また、入出力部接地貫通導体11aは、第1のコプレーナ線路5方向（第1の線路導体3方向；伝送方向）に対して略対称的に配置することがよく、その場合良好な同軸構造を形成し得る。

【0030】上記のような種々の好ましい構成は、第2のコプレーナ線路8においても同様に採り得る。

【0031】また、上記領域外には、第1のコプレーナ線路5および／または第2のコプレーナ線路8に沿ってそれらの線路導体3、6の両側に、接地導体4、7に電気的に接続された複数の伝送部接地貫通導体11bが高周波信号の波長の4分の1以下の間隔で配設されている。

【0032】この伝送部接地貫通導体11bが高周波信号の波長の4分の1を超えた間隔で設けられた場合、線路導体3、6を伝送する高周波信号の電磁界の漏れを効果的に抑制することが困難となり、高周波入出力部における高周波信号の反射損失を抑制することが難しくなる。従って、伝送部接地貫通導体11bは高周波信号の波長の4分の1以下の間隔で配設されることが好適である。

【0033】なお、この伝送部接地貫通導体11bは、第1および第2のコプレーナ線路方向（第1、第2の線路導体3、6方向；伝送方向）に対して対称的に配設されているのがよく、対称的に配設されていない場合、線路導体3、6を伝送する高周波信号の電磁界の漏れを効果的に抑制できない傾向にあり、高周波入出力部における高周波信号の反射損失を抑制できなくなる場合がある。

【0034】そして、このような本発明の高周波用配線基板1を外部電気回路基板の上面に搭載するとともに、第2のコプレーナ線路8の線路導体6を外部電気回路基板の接続用線路導体に、また接地導体7を外部電気回路基板の接地導体にそれぞれ半田バンプ等の導電性接続部材により、あるいは半田材を用いたリフロープロセスにより電気的に接続することによって、高周波用配線基板1が外部電気回路基板に実装されることとなる。

【0035】次に、本発明の高周波用配線基板について実施の形態の他の例を、図2に図1と同様の図で示す。図2において、それぞれ（a）は上面図、（b）は（a）のX-X'線断面図、（c）は（a）のY-Y'

線断面図、(d)は下面図であり、いずれも高周波入出力部の近傍を示している。また、図1と同様の箇所には同じ符号を付してある。

【0036】これらの図において、1は高周波用配線基板、2は複数の誘電体層を積層して形成された誘電体基板、3は誘電体基板2の上面に形成された第1の線路導体、4は第1の線路導体3の両側に配設された第1の接地導体、5はこれら線路導体3と接地導体4とで構成された第1のコプレーナ線路である。6は誘電体基板2の下面にその先端が第1の線路導体3と対向するようにして第1の線路導体3と平行に形成された第2の線路導体、7は第2の線路導体6の両側に配設された第2の接地導体、8はこれら線路導体6と接地導体7とで構成された第2のコプレーナ線路である。

【0037】9は誘電体基板2の内部に第1および第2のコプレーナ線路5、8と対向するように形成された2層の内層接地導体であり、9aは第1のコプレーナ線路5の直下の内層接地導体、9bは第2のコプレーナ線路8の直上の内層接地導体である。また、10は第1の線路導体3の先端と第2の線路導体6の先端とを電氣的に接続する貫通導体である。

【0038】また、12は誘電体基板2の上面に接合された枠体であり、Mは誘電体基板2の上面に形成された半導体素子等の電子部品の搭載部である。

【0039】そして、13aは第1の入出力部補助接地貫通導体、13bは第2の入出力部補助接地貫通導体であり、誘電体基板2の上面に形成された第1の接地導体4および下面に形成された第2の接地導体7をそれぞれの線路導体3、6の先端を囲むように延設されて、より良好な接地状態を得ることができるものとしている。そして、第1の入出力部補助接地貫通導体13aは第1の接地導体4と内層接地導体9aとを接続し、第2の入出力部補助接地貫通導体13bは第2の接地導体7と内層接地導体9bとを接続している。また、内層接地導体9a、9bは、中間部接地貫通導体14により、電氣的に接続されている。

【0040】これら第1の入出力部補助接地貫通導体13a、第2の入出力部補助接地貫通導体13bは、第1の線路導体3および第2の線路導体6のそれぞれの先端の伝送方向の延長方向で、貫通導体10から0.2~5mmの位置において、内層接地導体9a、9bと延設した接地導体4、7とをそれぞれ電氣的に接続している。

【0041】このような本発明の高周波用配線基板1によれば、その高周波入出力部において、図1の例と同様に第1および第2のコプレーナ線路5、8の接続部を、貫通導体10と内層接地導体9a、9bと入出力部接地貫通導体11a、中間部接地貫通導体14、第1の入出力部補助接地貫通導体13a、第2の入出力部補助接地貫通導体13bとにより、同軸構造により近い疑似同軸構造としての電氣的特性を有するものとなる。その結

果、高周波的な不整合をより少なくして反射損失を低減することができ、また、線路導体3、6と貫通導体10との接続部におけるグラウンドの位相を等しくしてそのずれをなくすることができ、高周波信号の反射の発生を抑制して反射損失を抑えることができる。

【0042】そして、第1の入出力部補助接地貫通導体13a、第2の入出力部補助接地貫通導体13bを上記の如く所定の位置に設けたことにより、前述のように線路導体3、6の先端から伝送方向の延長方向に向かう誘電体基板2内への高周波信号の電磁界の漏れを効果的に抑制することができ、高周波入出力部における高周波信号の反射損失をさらに抑制することができる。

【0043】ここで、第1の入出力部補助接地貫通導体13aおよび第2の入出力部補助接地貫通導体13bを形成する位置(間隔L1;図2(b))が、各線路導体3、6の延長方向で貫通導体10から0.2mm未満となると、貫通導体10と第1の補助接地貫通導体13aおよび第2の補助接地貫通導体13bとの電磁結合による容量成分と、誘導成分(自己誘導成分)のうち容量成分が増加する。すると、インピーダンス整合に適する容量成分と誘導成分の整合が損なわれて共振点が現れる傾向がある。

【0044】他方、第1の入出力部補助接地貫通導体13aおよび第2の入出力部補助接地貫通導体13bを形成する位置(間隔L1)が5mmより遠い距離の位置となると、容量成分が減少し、相対的に誘導性成分が大きくなるため、同様に共振点が現れることとなる傾向がある。従って、第1の入出力部補助接地貫通導体13aおよび第2の入出力部補助接地貫通導体13bを形成する位置は、第1のコプレーナ線路5の線路導体3および第2のコプレーナ線路8の線路導体6のそれぞれの先端の伝送方向の延長方向で、貫通導体10との間隔L1が $0.2 \leq L1 \leq 5 \text{ mm}$ の位置とすることが好ましい。

【0045】そして、第1の入出力部補助接地貫通導体13aの長さは $50 \mu\text{m} \sim 0.5 \text{ mm}$ とするのが良く、 $50 \mu\text{m}$ 未満では高周波用配線基板1の配線パターン幅が細くなり易く、そのため搭載する半導体チップと高周波用配線基板1との接続部で信号の反射特性の劣化が大きくなる。 0.5 mm を超えると、高周波用配線基板1の配線パターン幅が広くなり易く、そのため高周波用配線基板1の小型化を阻害することになる。また第2の入出力部補助接地貫通導体13bの長さは $50 \mu\text{m} \sim 0.5 \text{ mm}$ とするのが良く、 $50 \mu\text{m}$ 未満では高周波用配線基板1の配線パターン幅が細くなり易く、そのためリード端子の接合部の強度が弱くなる、もしくはリード端子の接合が困難になる。 0.5 mm を超えると、高周波用配線基板1の配線パターン幅が広くなり易く、そのため高周波用配線基板1の小型化を阻害することになる。

【0046】また、第1のコプレーナ線路5の接地導体4および第2のコプレーナ線路8の接地導体7をそれぞ

れ線路導体3、6の先端を囲むように延設する場合、第1のコプレーナ線路5から貫通導体10を介して第2のコプレーナ線路8へ、あるいはその逆へ信号を伝達するときのロスを極小にするように容量成分を調整し、接地導体4、7を形成する。また、このとき、抵抗、インダクタ、容量が、信号線路全体でマッチングした位置に形成することが好ましい。

【0047】そして、このような本発明の高周波用配線基板1についても、これを外部電気回路基板の上面に搭載するとともに、第2のコプレーナ線路8の線路導体6を外部電気回路基板の接続用線路導体に、また接地導体7を外部電気回路基板の接地導体にそれぞれ半田パンプ等の導電性接続部材により、あるいは半田材を用いたリフロープロセスにより電気的に接続することによって、高周波用配線基板1が外部電気回路基板に実装されることとなる。

【0048】また、本発明でいう高周波帯域とは1～100GHz程度の高周波帯域及びミリ波帯域であり、従って本発明の高周波用配線基板1は1～100GHz程度の高周波帯域及びミリ波帯域で使用されるものであるが、1～80GHz程度の比較的周波数の低い帯域で使用するのが好ましい。それは、80GHzを超える高周波帯域では高周波信号が外部磁場の影響を受け易くなり、ノイズおよび損失の増大をもたらすからである。より好ましくは、1～40GHz程度で使用するのがよい。

【0049】なお、本発明は上記の実施の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲で種々の変更、改良を施すことは何ら差し支えない。例えば、上記実施の形態では、それぞれ第1および第2のコプレーナ線路として線路導体を1本ずつ設けた場合について示したが、線路導体を2本ずつ設けた場合やさらに3本以上の複数本ずつ配設した多ポートの場合であってもよい。内層接地導体9a、9bについて上記実施の形態では2層のものについて示したが、3層以上であってもよい。また、コプレーナ線路の線路導体にリード端子やボール等の接続用金属部材を取り付けた構造としてもよい。

【0050】

【発明の効果】本発明は、複数の誘電体層を積層させて成る誘電体基板の上面に形成された高周波信号を伝送するための第1のコプレーナ線路と、誘電体基板の下面に第1のコプレーナ線路と平行に形成された第2のコプレーナ線路とを線路導体の先端同士を対向させて配置するとともに、これら線路導体の先端同士を貫通導体で電気的に接続し、かつこの貫通導体から両コプレーナ線路に

直交する方向の両側で距離Aの位置において両コプレーナ線路の接地導体同士を接地貫通導体で電気的に接続して成る高周波入出力部を具備して成り、誘電体基板の上面および下面において、貫通導体を中心とした半径0.8Aの円と貫通導体を中心として両コプレーナ線路に直交する方向の短辺が3Aで両コプレーナ線路方向の長辺が4Aの長方形とで囲まれる領域内に、複数の入出力部接地貫通導体が設けられていることにより、入出力部接地貫通導体を貫通導体の周りにより近接して設けて配置したことで、貫通導体を同軸構造により近い疑似同軸構造とするとともに、貫通導体に対する入出力部接地貫通導体の配置を所定の領域内とすることで、高精度のインピーダンス整合を行うことができる。従って、高周波的な不整合を解消し、高周波信号の反射損失を低減することが可能となる。

【0051】また本発明は、好ましくは上記領域外で第1のコプレーナ線路および/または第2のコプレーナ線路に沿ってその線路導体の両側に、接地導体に電気的に接続された複数の伝送部接地貫通導体が高周波信号の波長の4分の1以下の間隔で配設されていることにより、コプレーナ線路の接地導体が良好な接地状態となり、伝送損失の小さい良好な伝送線路を形成できる。

【図面の簡単な説明】

【図1】(a)は本発明の高周波用配線基板について実施の形態の一例を示す上面図、(b)は(a)のX-X'線断面図、(c)は(a)のY-Y'線断面図、(d)は下面図である。

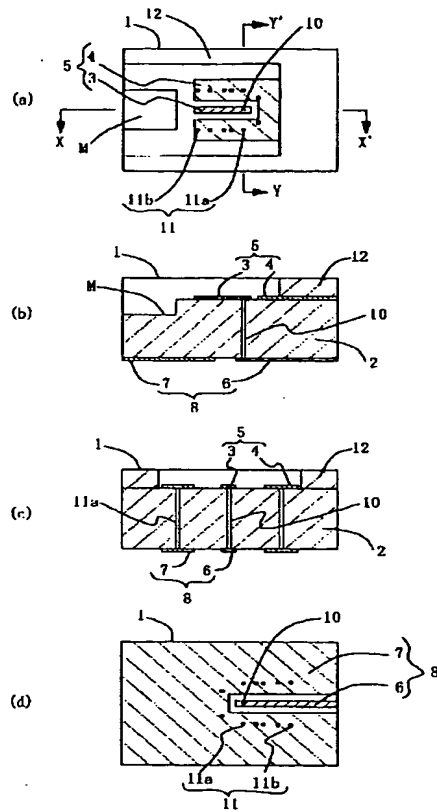
【図2】(a)は本発明の高周波用配線基板について実施の形態の他の例を示す上面図、(b)は(a)のX-X'線断面図、(c)は(a)のY-Y'線断面図、(d)は下面図である。

【図3】図1(a)の要部拡大上面図である。

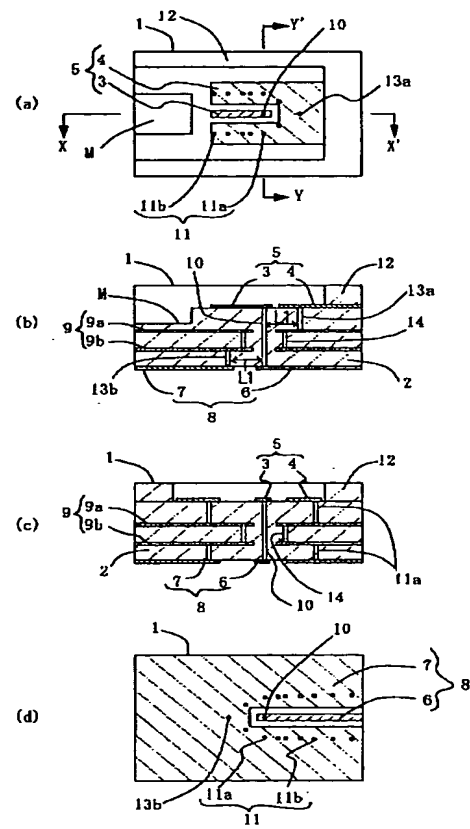
【符号の説明】

- 1：高周波用配線基板
- 2：誘電体基板
- 3：第1の線路導体
- 4：第1の接地導体
- 5：第1のコプレーナ線路
- 6：第2の線路導体
- 7：第2の接地導体
- 8：第2のコプレーナ線路
- 10：貫通導体
- 11：接地貫通導体
- 11a：入出力部接地貫通導体
- 11b：伝送部接地貫通導体

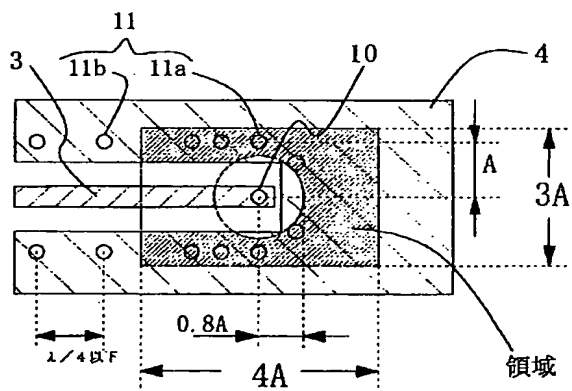
【図1】



【図2】



【図3】



(8)

特開2002-185201

フロントページの続き

(51)Int.Cl.

識別記号

F I
H 0 1 L 23/12

キーワード(参考)
E